

**IMPEDANCE MATCHING TYPE ELECTRIC CONNECTOR**

Patent Number: JP6243936  
Publication date: 1994-09-02  
Inventor(s): SHIMIZU MANABU; others: 01  
Applicant(s): FUJITSU LTD  
Requested Patent: ☐ JP6243936  
Application Number: JP19930030900 19930219  
Priority Number(s):  
IPC Classification: H01R13/658; H01R23/02; H01R23/68  
EC Classification:  
Equivalents: JP3108239B2

---

**Abstract**

---

**PURPOSE:**To downsize constitution by arranging a large number of male signal terminals and plate-like male conductors in a plug housing of a male connector in arrangement of plural rows and plural lines.

**CONSTITUTION:**Pin-like male signal terminals 106 are arranged in an insulating material plug member 102 of a male connector in arrangement of four rows or the like and a large number of lines. At the same time, plate-like male conductors 114 being put in ground electric potential are arranged between adjacent lines 11-113 or the like, and the inter-row pitch P4 becomes a small value as 1.27mm. Since there exists no other element than the conductors 114 between the lines, an impedance matching type electric connector is provided in downsized constitution.

---

Data supplied from the esp@cenet database - I2

(19) 日本国特許庁 (J P)

(12) 特 許 公 報 (B 2)

(11) 特許番号

特許第3108239号

(P3108239)

(45) 発行日 平成12年11月13日 (2000. 11. 13)

(24) 登録日 平成12年 9 月 8 日 (2000. 9. 8)

(51) Int.Cl.<sup>7</sup>

識別記号

F I

H 0 1 R 13/658  
12/16  
24/08

H 0 1 R 13/658  
23/02  
23/68

K  
3 0 3 G

請求項の数 2 (全 10 頁)

(21) 出願番号 特願平5-30900

(22) 出願日 平成 5 年 2 月 19 日 (1993. 2. 19)

(65) 公開番号 特開平6-243936

(43) 公開日 平成 6 年 9 月 2 日 (1994. 9. 2)

審査請求日 平成10年 4 月 7 日 (1998. 4. 7)

(73) 特許権者 000005223

富士通株式会社

神奈川県川崎市中原区上小田中 4 丁目 1  
番 1 号

(72) 発明者 清水 学

神奈川県川崎市中原区上小田中1015番地  
富士通株式会社内

(72) 発明者 宮澤 英夫

神奈川県川崎市中原区上小田中1015番地  
富士通株式会社内

(74) 代理人 100070150

弁理士 伊東 忠彦

審査官 井上 哲男

最終頁に続く

(54) 【発明の名称】 インピーダンス整合型電気コネクタ

1

(57) 【特許請求の範囲】

【請求項 1】 ブラグコネクタ部材 (102) と、ジャックコネクタ部材 (104) とよりなり、  
該ブラグコネクタ部材が、  
絶縁材料製のブラグハウジング (105) と、  
該ブラグハウジングに、複数列複数行に整列して固定されたピン状の雄信号端子と (106)、  
該ブラグハウジングに固定されており、グランド用リード端部 (114f) を有し、上記雄信号端子が形成する隣り合う行の間に位置して且つ列方向上該雄信号端子と  
対面している板状の雄導体 (114) とよりなり、  
上記ジャックコネクタ部材が、  
絶縁材料製のジャックハウジング (120) と、  
該ジャックハウジングに、複数列複数行に整列して固定してあり、上記ブラグコネクタ部材 (102) とジャッ

2

クコネクタ部材 (104) とが接続されたときに、上記雄信号端子に行の方向から接触する雌信号端子 (121 ~ 124) と、  
グランド用リード端部 (125c) を有し、上記雌信号端子が形成する隣り合う行の間に位置して、上記ジャックハウジングに固定してあり、上記ブラグコネクタ部材 (102) とジャックコネクタ部材 (104) とが接続されたときに、上記雄導体に行の方向から接触する雌導体端子 (125) とよりなる構成としたことを特徴とするインピーダンス整合型電気コネクタ。

【請求項 2】 上記雌導体端子 (125) は、上記雄導体を行の方向上両側から接触する構成としたことを特徴とする請求項 1 記載のインピーダンス整合型電気コネクタ。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明はインピーダンス整合型電気コネクタに係り、特にコンピュータ装置において、CPUが実装されたCPUボードをマザーボードに接続する個所に適用しうるインピーダンス整合型電気コネクタに関する。

【0002】コンピュータ装置にあっては、オプションとしてのCPUボードが複数用意しており、所望のCPUボードをマザーボードに電気コネクタを介して接続することにより、機能の向上等を自由に図ることが出来るようにしてある。

【0003】上記電気コネクタは、マザーボードのインピーダンス特性（一般には50Ωである）と整合したインピーダンス特性を有する構成であることが必要とされる。電気コネクタの個所で、信号の反射等が起きないようにするためである。

【0004】こゝで、インピーダンスの整合のためには、電気コネクタを、マイクロストリップライン構造又はストリップライン構造とする必要がある。マザーボード及びCPUボードとのインピーダンス整合をマイクロストリップライン構造によりとろうとすると、インピーダンスが不安定となったり、クロストークが高くなる問題がある。従って、インピーダンスの整合のためには、ストリップライン構造を得る必要がある。

【0005】また、コンピュータ装置が処理する信号の種類が増大に伴って、上記電気コネクタは端子の数が300程度と多ピン化の傾向がある。

【0006】一方、電気コネクタは、マザーボード上の実装スペースを小さくするためにサイズが小さいこと、及びコストが安価であることが望まれている。

【0007】

【従来の技術】図11は、特願平3-107437号に示されるインピーダンス整合型電気コネクタ10を示す。

【0008】電気コネクタ10は、プラグコネクタ部材11と、これが係合するジャックコネクタ部材12とよりなる。ジャックコネクタ部材12はマザーボード18上に、プラグコネクタ部材11はCPUボード19上に固定してある。

【0009】プラグコネクタ部材11は、図12及び図14に併せて示すように、合成樹脂製の本体13と、本体13に固定された第1列の雄信号端子群14と、本体13に固定された第2列の雄信号端子群15と、本体13に固定されて、第1列の雄信号端子群14と第2列の雄信号端子群15との間に位置する雄グランド端子板16と、本体13を囲んでいる金属製のグランド用シェル17とを有する構成である。

【0010】ジャックコネクタ部材12は、図13及び図14に併せて示すように、合成樹脂製の本体20に、第1列の雌信号端子群21、雌グランド端子群22、及

び第2列の雌信号端子群23が組込まれた構成である。

【0011】プラグコネクタ部材11は、図11に示すように、グランド用シェル17が本体20の周囲と係合し、第1列の雄信号端子群14が第1列の雌信号端子群21と係合し、第2列の雄信号端子群15が第2列の雌信号端子群22に係合し、雄グランド端子板16が雌グランド端子群22に係合して、ジャックコネクタ部材12と電氣的に接続される。

【0012】図14に併せて示すように、第1列の雄信号端子群14及び第1列の雌信号端子群21と、雄グランド端子板16（雌グランド端子群22）と、グランド用シェル17の一方の側壁17aがストリップライン構造を形成する。

【0013】同様に、第2列の雄信号端子群15及び第2列の雌信号端子群23と、雄グランド端子板16（雌グランド端子群22）と、グランド用シェル17の反対側の側壁17bとがストリップライン構造を形成する。

【0014】これにより、電気コネクタ10はインピーダンスが50Ωとされて、マザーボード及びCPUボードとインピーダンス整合がとられている。

【0015】

【発明が解決しようとする課題】上記の二列構造を踏襲して、多ピン化に対応しようとする、電気コネクタは長さ方向に延び、細幅で長さが相当に長い形状となつて、機械強度的に弱くなってしまう。

【0016】そこで、図15に示すように列と列との間に雄グランド端子板（雌グランド端子群）を配しつつ、雄信号端子群の列の数を増やして、4列とする構成が考えられる。

【0017】この場合は、雄グランド端子板（雌グランド端子群）16、16-1、16-2が、第1列の信号端子群14と第2列の信号端子群15との間に加えて、第2列の信号端子群15と第3列の信号端子群30との間、及び第3列の信号端子群30と第4列の信号端子群31との間にも配されることになる。

【0018】このため、隣り合う列の間のピッチP1が約2.6mmと広がってプラグコネクタ部材の幅寸法W1が予想以上に大きくなってしまい、小型化が図れない。

【0019】また、グランド用シェル17は金属製であり、コストは高い。

【0020】そこで、本発明は、上記課題を解決し、小型化を図った、インピーダンス整合型電気コネクタを提供することを目的とする。

【0021】

【課題を解決するための手段】図1に示すように、本発明のインピーダンス整合型電気コネクタ40は、プラグコネクタ部材41と、これに係合するジャックコネクタ部材42とよりなる。

【0022】プラグコネクタ部材41は、絶縁材料製の

5

ブラグハウジング43と、ブラグハウジング43に、複数列多数行に整列して固定された多数の雄信号端子44と板状の雄導体60～64よりなる。

【0023】図1中、X方向の並びが一の列を構成する。

【0024】こゝで、Y方向に並びを一の行と定義する。

【0025】列の数は4であり、行の数は便宜上5である。

【0026】多数の雄信号端子44は、第1列の雄信号端子群45と、第2列の雄信号端子群46と、第3列の雄信号端子群47と、第4列の雄信号端子群48とよりなる。

【0027】同じく、多数の雄信号端子群44は、第1行の雄信号端子群50と、第2行の雄信号端子群51と、第3行の雄信号端子群52と、第4行の雄信号端子群53と、第5行の雄信号端子群54等よりなる。

【0028】例えば、第2行の雄信号端子群51は、4つの雄信号端子51-1～51-4よりなる。添字は列の番号を表わす。

【0029】雄導体60～64は、グランド用リード端部(図示せず)を有し、各行の雄信号端子群を仕切るように、隣り合う行の間に位置している。

【0030】雄導体61は、第1の行の雄信号端子群50と第2行の雄信号端子群51との間に位置している。

【0031】雄導体62は、第2行の雄信号端子群51と、第3行の雄信号端子群52との間に位置している。

【0032】ジャックコネクタ部材42は、絶縁材料製のジャックハウジング70と、このジャックハウジング70に固定された雌信号端子71及び雌導体端子72とよりなる。

【0033】雌信号端子71は、上記の雄信号端子44に対応する配置で配されている。

【0034】雌導体端子72は、上記の雄導体60～64に対応する配置で配されている。

【0035】ブラグコネクタ部材41は、雄信号端子44が雌信号端子71に係合し、且つ雄導体62が雌導体端子72に係合した状態でジャックコネクタ部材42と係合される。

【0036】

【作用】第2行を構成する雄信号端子51-1～51-4及びこれと係合している雌信号端子71についてみる。

【0037】各雄信号端子51-1～51-4及び雌信号端子71は、一方の側で雄導体61に対向しており、他方の側で別の雄導体62に対向しており、ストリップ構造を構成する。

【0038】他の行の雄信号端子も同じく、ストリップ構造を構成する。

【0039】隣り合う列の間には、介在物は無い。よっ

6

て、各列の間のピッチP2は約1.27mmとなり、図14の列間ピッチP1の約半分となり、コネクタ40の幅寸法W2は小さい。

【0040】

【実施例】図2は、本発明の一実施例になるインピーダンス整合型電気コネクタ100を示す。

【0041】インピーダンス整合型電気コネクタ100は、図3及び図4に併せて示すように、CPUボード101上に固定されたブラグコネクタ部材102と、マザーボード103上に固定されたジャックコネクタ部材104とよりなる。

【0042】まず、ブラグコネクタ部材102について説明する。

【0043】ブラグコネクタ部材102は、電気絶縁性を有する合成樹脂製の成形品であるブラグハウジング105を有する。

【0044】ブラグハウジング105は、ベース部105aと、周側壁105b-1、105b-2とを有する。

20 【0045】周側壁105b-1、105b-2により囲まれた部分が凹部105cとなっている。

【0046】ベース部105aには、多数の貫通孔105d及びスリット105eが設けてある。

【0047】周側壁105bの内壁面には、多数の溝105fが形成してある。

【0048】雄信号端子106は、断面が正方形であるピン状を有し、貫通孔105dに圧入されて固定しており、凹部105c内に突出している。

30 【0049】図5中、X方向(ブラグコネクタ部材104の長手方向)の並びを「列」といい、Y方向(ブラグコネクタ部材104の幅方向)の並びを「行」というものとする。

【0050】雄信号端子106は、全体で280個有り、夫々70個が並んだ第1、第2、第3、第4の列107、108、109、110よりなる。

【0051】また、行についてみると、雄信号端子106は、4個ずつ並んだ第1の行111、第2の行112、第3の行113、…第70の行から成り立っている。

40 【0052】また、各雄信号端子106は、下端に信号用リード端部106bを有する。

【0053】第1列107及び第2列108の雄信号端子106の信号用リード端部106bは、周側壁105b-1側に導き出されている。

【0054】第3列109及び第4列110の雄信号端子106の信号用リード端部106bは、周側壁105b-2側に導き出されている。

【0055】図6に示す板状の雄導体114が、スリット105eに圧入されて固定してある。

50 【0056】雄導体114は、本体部114aと、本体

部114aより上方に張り出して並んでいる二つの板部114b、114cと、本体部114aの両端より互いに逆方向に折り曲げられている細長の耳部114d、114eと、本体部114aの下側より延出したグラウンド用リード端部114f、114gとを有する。

【0057】図2及び図5に示すように、板部114b、114cは、凹部105c内であって且つ隣り合う行の間に突き出している。耳部114d、114fは、夫々溝105f-1、105f-2内に嵌合している。

【0058】雄導体114は上方からみると、Z字状になっているため、図6中、左右の逆の向きとした場合でも、スリット105e内に圧入され、且つ、圧入も傾斜せずに安定に行われる。

【0059】耳部114d、114fは、溝105f-1、105f-2内に嵌合して位置規制されており、且つ周囲壁105b-1、105b-2内に埋没しており、凹部105c内には突出していない。

【0060】グラウンド用リード端部114f、114gは、夫々二つ並んだ信号用リード端部106bの間に位置して、信号用リード端部106bと共に並んでいる。

【0061】上記構成のプラグコネクタ部材102は、信号用リード端部106bをCPUボード101上の信号用パッド（図示せず）に半田付けされ、グラウンド用リード端部114f、114gをCPUボード101上のグラウンド用パッド（図示せず）に半田付けされて、CPUボード101上に固定してある。

【0062】次に、ジャックコネクタ部材104について説明する。

【0063】図2に示すように、ジャックコネクタ部材104は、電気絶縁性を有する合成樹脂製の成形品であるジャックハウジング120を有する。

【0064】ジャックハウジング120は、上記凹部105cに対応するサイズの嵌合部120aを有する。

【0065】この嵌合部120aには、図3に併せて示す孔行120bと、図4に併せて示すスリット120cとが、長手方向上交互に並んで形成してある。

【0066】図3に示すように、孔行120bは、4つの孔120d、120e、120f、120gよりなる。

【0067】各孔120d～120gには、夫々フォーク状の雌信号端子121、122、123、124が圧入されて固定してある。

【0068】各雌信号端子121、122、123、124のフォークの並び方向は、Y方向（行の延在する方向）である。

【0069】図4に示すように、スリット120c内には、フォーク状の雌導体端子125が圧入して固定してある。

【0070】雌導体端子125は、上記二つの板部114b、114cに対応して、二つのフォーク状端子部1

25a、125bを有する。

【0071】フォーク状端子部125a、125bのフォークの並び方向は、Y方向（行の延在する方向）である。

【0072】上記の雌信号端子121～124及び雌導体端子125は、共にプレスによる打抜きによって製造されるものであり、板材を折り曲げて形成したものに比べて安価であると共に、薄い。

【0073】また、雌信号端子121～124及び雌導体端子125は、共に、フォークの並びの方向をY方向とされた向きとされているため、雌信号端子121（122～124）と雌導体端子125とは、大略、二枚の板が重なった状態にあり、両者の間の間隔P3は、相当に狭くなっている。

【0074】ジャックコネクタ部材104は、雌信号端子121～124が延出している信号用リード端部121a～124aをマザーボード103上の信号用パッド（図示せず）に半田付けされ、雌導体端子125から延出しているグラウンド用リード端部125cをマザーボード103上のグラウンド用パッド（図示せず）に半田付けされて、マザーボード103上に固定してある。

【0075】次に、プラグコネクタ部材102をジャックコネクタ部材104に嵌合した状態、即ちCPUボード103をマザーボード101に接続した状態について説明する。

【0076】プラグコネクタ部材102は、図3及び図4中、矢印128で示すように左方向に移動されて、ジャックコネクタ部材104と接続される。

【0077】図7、図8及び図9に示すように、凹部105cが嵌合部120aの周囲に嵌合し、雄信号端子106が孔120d～120g内に嵌入し、更には板部114b、114cがスリット120cに案内されてスリット120c内に嵌入する。

【0078】このとき、フォーク状の雌信号端子121、122、123、124が雄信号端子106を相対的に挟み込み、雌導体端子125の一のフォーク状端子部125aが一の板部114bを相対的に挟み込み、別のフォーク状端子部125aが別の板部114cを相対的に挟み込む。

【0079】これにより、プラグコネクタ部材102がジャックコネクタ部材104と接続される。

【0080】雄信号端子106が雌信号端子121、122、123、124と接続されて、信号ラインが接続される。また雄導体114が雌導体端子125と接続されて、板部114b、114cの電位がグラウンドレベルとされる。

【0081】ここで、図7、図9及び図10に示すように、雌信号端子121、122、123、124は、一の行を構成する雄信号端子106-1、106-2、106-3、106-4を、Y方向から挟み込む。

【0082】また、図8、図9及び図10に示すように、雌導体端子125のフォーク状端子部125a、125bも、板部114b、114cをY方向から挟み込む。

【0083】次に、上記電気コネクタ100の寸法について説明する。

【0084】①幅方向（Y方向）（図2、図3、図4、図5）

（i）プラグコネクタ部材102

雄端子106の各列107～110の間には、何物も存在せず、雄信号端子106の列間ピッチは比較的自由に定められる。

（ii）ジャックコネクタ部材105

雌信号端子121～124は、夫々独立した孔120d～120gに入っており、且つ、フォーク部の変形する方向はY方向である。

【0085】（iii）結論

このため、雄信号端子106の列間ピッチP4は、ジャックコネクタ部材105により決定される。

【0086】雌信号端子121～124の間にあるのは仕切り壁120hだけであり、雌信号端子121～124の間の寸法は十分に小としうる。

【0087】これにより、雄信号端子106の列間ピッチP4は1.27mmと小さい。

【0088】このため、4列としてあるけれども、プラグコネクタ部材102の幅寸法W4は12.7mmと小さい。

【0089】②長さ方向（X方向）（図2、図5）

（i）プラグコネクタ部材102

雄信号端子106の各行111、112等の間には、雄導体114が配設してある。

【0090】しかし、雄導体114は板状体であるため、雄信号端子106の行間ピッチも比較的自由に定められる。

【0091】（ii）ジャックコネクタ部材105

雌信号端子121（～124）と雌導体端子125とが交互に並んでいる。

【0092】雌信号端子121及び雌信号端子125は、共にフォーク状をなすものであり、上記端子121、125は、共に厚さ方向に揃えられている。

【0093】このため、端子121と端子125との間の間隔P3は1.27mmと小さい。

【0094】（iii）結論

このため、雄信号端子106の行間ピッチP5は1.27mmと小さい。

【0095】このため、70行を並べた構成でも、プラグコネクタ部材102の長さLは、165mmと比較的短い。

【0096】従って電気コネクタ100は、端子の数が280個と従来のものに比べて相当に多いにも拘らず、

W2×Lが12.7×165mmと小型である。

【0097】次に、図10を参照して、一の行の雄信号端子106-1～106-4及び雌信号端子121～124のインピーダンス整合について説明する。

【0098】板部114-1b、114-1c、114-2b、114-2c、及び耳部114-1d、114-1e、114-2d、114-2eの電位は、共にグラウンドレベルとなっている。

【0099】第1列を構成し、嵌合し合っている雄導体端子106-1と雌導体端子121に対しては、X方向上両側から板部114-1b、114-2bが近接して且つ等距離で対向しており、且つY方向上一方側から耳部114-1dが対向しており、距離は遠いけれども他方側から耳部114-2eが対向しており、これらによってストリップライン構造が形成されている。

【0100】第2列を構成し、嵌合し合っている雄導体端子106-2と雌導体端子122に対しては、X方向上両側から板部114-1b及び114-2bが近接して且つ等距離で対向しており、且つY方向上両側より遠く離れているけれども耳部114-1d、114-2eが対向しており、これらによってストリップライン構造が形成されている。

【0101】第3列を構成する雄導体端子106-3及び雌導体端子123についても、また第4列を構成する雄導体端子106-4及び雌導体端子124についても、上記と同様にストリップライン構造が形成される。

【0102】また個々の雄導体114-1と雌導体125とは、①、②、③、④の4個所で接触している。しかも、板部114-1b、114-1cの幅方向上両側の個所で接触している。このため、雄導体114-1と雌導体125との間の接触抵抗は小さい。

【0103】これらにより、上記の電気コネクタ100は、280ピン全部について、インピーダンスが50Ω近くに集中している安定した特性を有し、280ピン全部についてインピーダンスが良好に整合されている。

【0104】また、各端子間のクロストークが小さい。

【0105】次に、EMI対策構造について説明する。

【0106】図10に示すように、耳部114-1d、114-2d、114-1e、114-2eが略連結して、周側壁105b-1、105b-2の内壁に沿って並んでいる。

【0107】この並んでいる耳部114-1d、114-2d、114-1e、114-2eが、外部からの電磁波がコネクタ100内に侵入することを防止する。

【0108】なお、上記実施例は雄信号端子が4列70行に配された構成であるが、列の数及び行の数は、上記に限らない。

【0109】

【発明の効果】以上説明したように、請求項1の発明によれば、インピーダンス整合がとられ、且つEMI対策

11

効果を有し、しかも小型で且つ安価な電気コネクタを実現することが出来る。

【0110】請求項2の発明によれば、雄導体と雌導体端子との間の接触抵抗を効果的に低くすることが出来、これによって目的とするインピーダンス整合を安定に行うことが出来る。

【図面の簡単な説明】

【図1】本発明のインピーダンス整合型電気コネクタの原理構成図である。

【図2】本発明のインピーダンス整合型電気コネクタの一実施例を示す図である。

【図3】図2中、I I I-I I I線に沿う断面図である。

【図4】図2中I V-I V線に沿う断面図である。

【図5】プラグコネクタ部材の拡大平面図である。

【図6】雄導体を示す図である。

【図7】雄信号端子の接続状態を示す図である。

【図8】雄導体の接続状態を示す図である。

【図9】プラグコネクタ部材が接続された状態における、図2中、I X-I X線に沿う断面図である。

【図10】インピーダンス整合を説明する図である。

【図11】従来のインピーダンス整合型電気コネクタの1例を示す図である。

【図12】図11中のプラグコネクタ部材を示す図である。

【図13】図11中のジャックコネクタ部材を示す図である。

【図14】図11の電気コネクタのインピーダンス整合を説明する図である。

【図15】図11の従来例の基本構造を踏襲して4列とした構造を示す図である。

【符号の説明】

40 インピーダンス整合型電気コネクタ

41, 102 プラグコネクタ部材

42, 104 ジャックコネクタ部材

44 雄信号端子

45~48 第1~第4列の雄信号端子群

12

\* 50~54 第1~第5行の雄信号端子群

60~64, 114 雄導体

70, ジャックハウジング

71 雌信号端子

72 雌導体端子

100 インピーダンス整合型電気コネクタ

101 CPUボード

103 マザーボード

104 プラグハウジング

105a ベース部

105b-1~105b-2 周側壁

105c 凹部

105d 貫通孔

105e, 120c スリット

105f-1, 105f-2 溝

106 雄信号端子

106b 信号用リード端部

107 第1の列

108 第2の列

109 第3の列

110 第4の列

111 第1の行

112 第2の行

113 第3の行

114a 本体部

114b, 114c 板部

114d, 114e 耳部

114f, 114g グランド用リード端部

120 ジャックハウジング

120a 嵌合部

120b 孔行

120d~120g 孔

120h 仕切り壁

121~124 雌信号端子

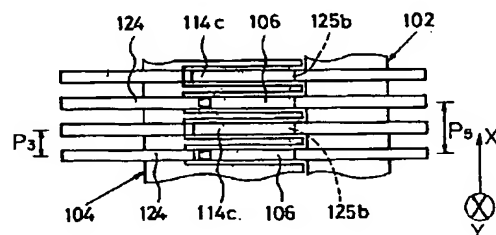
125 雌導体端子

125a, 125b フォーク状端子部

\* 125c グランド用端子部

【図9】

プラグコネクタ部材が接続された状態における、  
図2中、I X-I X線に沿う断面図

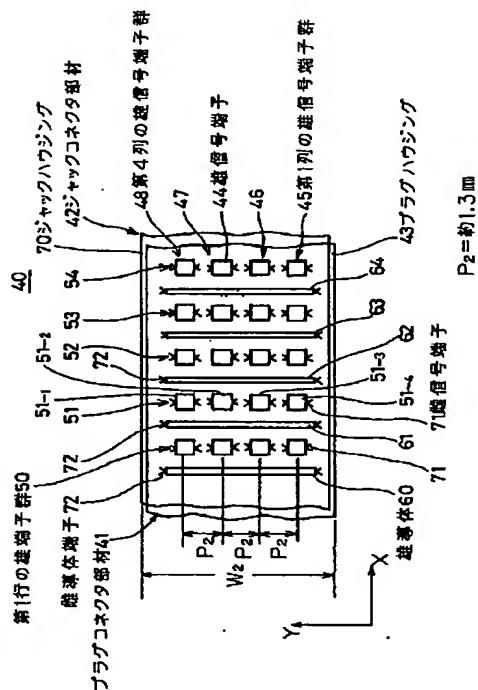
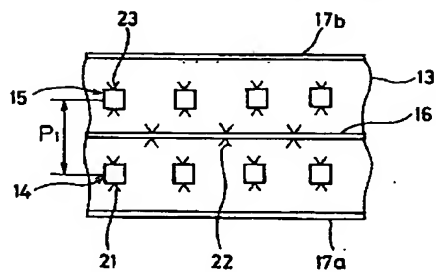


【圖 14】

【圖 1】

本発明のインピーダンス整合型電気コネクタの原理図

図11の電気コネクタのインピーダンス整合を説明する図

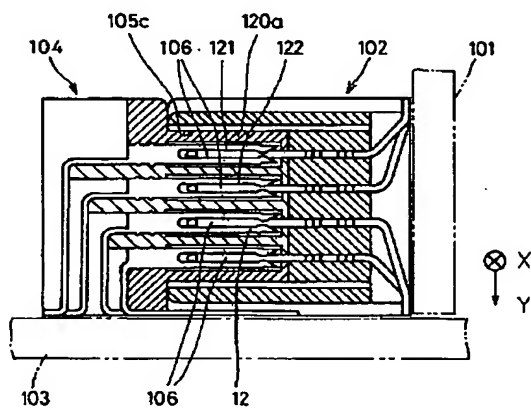
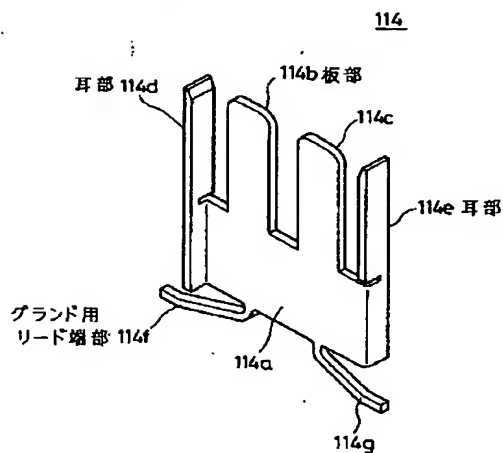


【図 6】

【圖 7】

雄導体を示す図

雄信号端子の接続状態を示す図

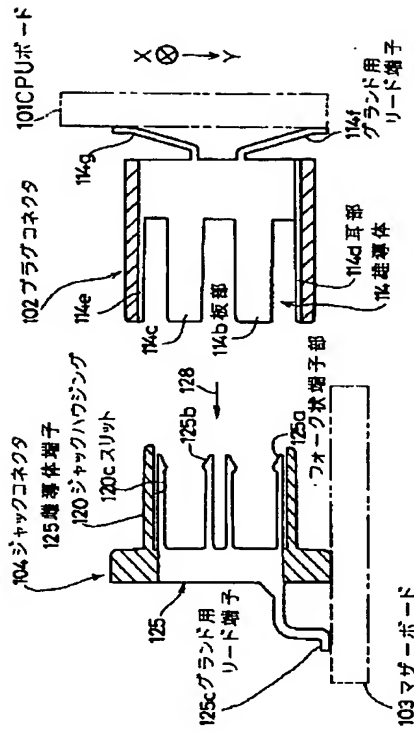






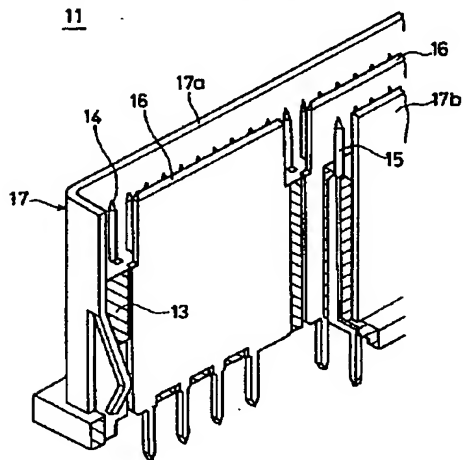
【図4】

図2中、Ⅳ-Ⅳ線に沿う断面図



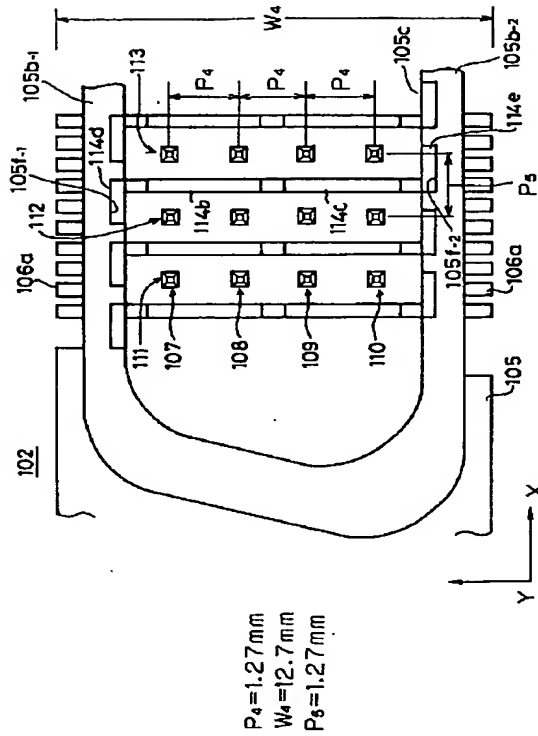
【図12】

図11中、プラグコネクタ部材を一部切載して拡大して示す図



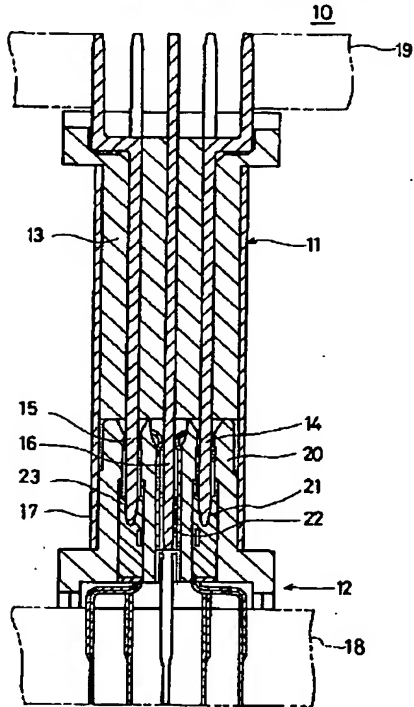
【図5】

プラグコネクタ部材の拡大平面図



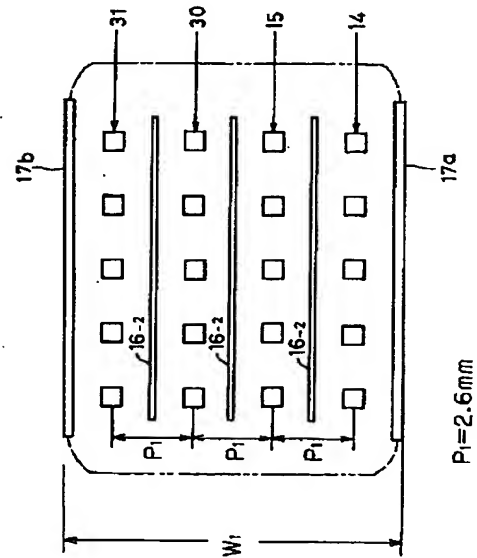
【図11】

従来のインピーダンス整合型電気コネクタの1例を示す図



【図15】

図11の従来例の基本構造を踏襲して4列とした構造を示す図



フロントページの続き

(56)参考文献 特開 平4-294076 (J P, A)  
 特開 平2-256184 (J P, A)  
 特開 平2-148585 (J P, A)

(58)調査した分野(Int.Cl.<sup>7</sup>, DB名)

H01R 13/658  
 H01R 12/16  
 H01R 24/08